

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-202219

(43) 公開日 平成7年(1995)8月4日

(51) Int.Cl.⁶

H 0 1 L 29/80
21/338
29/812

識別記号

庁内整理番号

F I

技術表示箇所

9171-4M
9171-4M

H 0 1 L 29/80

Z
B

審査請求 未請求 請求項の数6 F D (全 9 頁)

(21) 出願番号 特願平6-11396

(22) 出願日 平成6年(1994)1月6日

(71) 出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233468

日立超エル・エス・アイ・エンジニアリング株式会社
東京都小平市上水本町5丁目20番1号

(72) 発明者 香山 聡

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(74) 代理人 弁理士 玉村 静世

最終頁に続く

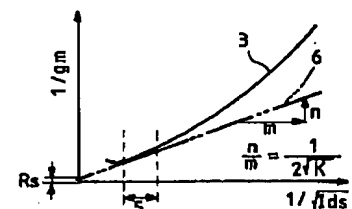
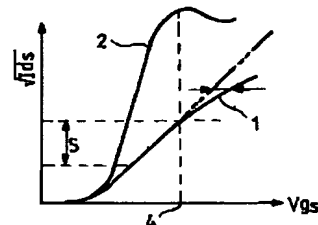
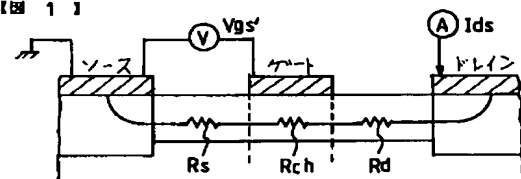
(54) 【発明の名称】 FETの直列抵抗演算方法

(57) 【要約】

【目的】 FETのゲート・ソース間電圧 V_{gs} とドレイン電流 I_{ds} の関係を測定すればそのFETの直列抵抗 R_s を求めることができる技術を提供する。

【構成】 実使用状態で測定したFETのドレイン電流 I_{ds} とゲート・ソース間電圧 V_{gs} の関係(1)から相互コンダクタンス g_m (2)を算出し、 $1/\sqrt{I_{ds}}$ に対して $1/g_m$ をプロットして得られる高次関数(3)を1次関数(6)に近似し、その傾き(n/m)に基づいてコンダクタンス定数 K 、切片からソース直列抵抗 R_s を得る。

【図 1】



【特許請求の範囲】

【請求項 1】 FET のゲート電極直下の半導体領域から当該 FET のドレイン電極又はソース電極とされるオーミックコンタクト部までの FET の直列抵抗 (R_s) を演算する方法であって、

FET の所要の使用条件下において計測されたゲート・ソース間電圧 ($V_{gs'}$) に対するドレイン電流 (I_{ds}) の複数の計測データを記憶手段に格納するステップと、

上記記憶手段に格納された計測データに基づいて相互コンダクタンス ($g_{m'}$) を取得するステップと、

上記ドレイン電流の平方根の逆数 ($1/\sqrt{I_{ds}}$) と上記相互コンダクタンスの逆数 ($1/g_{m'}$) とを変数とする $1/g_{m'} = R_s + 1/\{2\sqrt{(K \cdot I_{ds})}\}$ という関係を満足する 1 次関数を、所要のゲート・ソース間電圧の範囲で取得するステップと、

その 1 次関数の切片を直列抵抗 (R_s) として取得するステップと、を含んで成るものであることを特徴とする FET の直列抵抗演算方法。

【請求項 2】 FET のゲート電極直下の半導体領域から当該 FET のドレイン電極又はソース電極とされるオーミックコンタクト部までの FET の直列抵抗 (R_s) を演算する方法であって、

FET の所要の使用条件下において計測されたゲート・ソース間電圧 ($V_{gs'}$) に対するドレイン電流 (I_{ds}) の複数の計測データを記憶手段に格納するステップと、

上記記憶手段に格納された計測データに基づいて相互コンダクタンス ($g_{m'}$) を取得するステップと、

上記ドレイン電流の平方根 ($\sqrt{I_{ds}}$) とこのドレイン電流の平方根に対する上記相互コンダクタンスの商 ($\sqrt{I_{ds}}/g_{m'}$) とを変数とする $\sqrt{I_{ds}}/g_{m'} = R_s \sqrt{I_{ds}} + 1/2\sqrt{K}$ という関係を満足する 1 次関数を、所要のゲート・ソース間電圧の範囲で取得するステップと、

その 1 次関数の傾きから直列抵抗 (R_s) を取得するステップと、を含んで成るものであることを特徴とする FET の直列抵抗演算方法。

【請求項 3】 上記所要のゲート・ソース間電圧の範囲は、上記ドレイン電流の平方根 ($\sqrt{I_{ds}}$) とゲート・ソース間電圧 ($V_{gs'}$) との間に線形関係がある範囲の上限寄りの電圧範囲であることを特徴とする請求項 1 又は 2 記載の FET の直列抵抗演算方法。

【請求項 4】 FET のゲート電極直下の半導体領域から当該 FET のドレイン電極又はソース電極とされるオーミックコンタクト部までの FET の直列抵抗を演算する方法であって、

FET の所要の使用条件下において計測されたゲート・ソース間電圧 ($V_{gs'}$) に対するドレイン電流 (I_{ds}) の複数の計測データを記憶手段に格納するステップ

と、

上記記憶手段に格納された計測データに基づいて相互コンダクタンス ($g_{m'}$) を取得するステップと、

上記ドレイン電流の平方根の逆数 ($1/\sqrt{I_{ds}}$) と上記相互コンダクタンスの逆数 ($1/g_{m'}$) とによって把握可能な高次関数を、上記相互コンダクタンス ($g_{m'}$) が最大とされるゲート・ソース間電圧に対応して得られるドレイン電流以下の所定のドレイン電流の範囲で 1 次関数に近似するステップと、

10 当該 1 次関数の切片を直列抵抗として取得するステップと、を含んで成るものであることを特徴とする FET の直列抵抗演算方法。

【請求項 5】 FET のゲート電極直下の半導体領域から当該 FET のドレイン電極又はソース電極とされるオーミックコンタクト部までの FET の直列抵抗を演算する方法であって、

FET の所要の使用条件下において計測されたゲート・ソース間電圧 ($V_{gs'}$) に対するドレイン電流 (I_{ds}) の複数の計測データを記憶手段に格納するステップと、

上記記憶手段に格納された計測データに基づいて相互コンダクタンス ($g_{m'}$) を取得するステップと、

上記ドレイン電流の平方根の逆数 ($1/\sqrt{I_{ds}}$) と上記相互コンダクタンスの逆数 ($1/g_{m'}$) とによって把握可能な高次関数を、上記ゲート・ソース間電圧 ($V_{gs'}$) とドレイン電流 (I_{ds}) の平方根とが線形関係にある領域の最大のゲート・ソース間電圧に対応して得られるドレイン電流以下の所定のドレイン電流の範囲で 1 次関数に近似するステップと、

30 当該 1 次関数の切片を直列抵抗として取得するステップと、を含んで成るものであることを特徴とする FET の直列抵抗演算方法。

【請求項 6】 上記 1 次関数の傾きからコンダクタンス定数 (K) を取得するステップを含んで成るものであることを特徴とする請求項 4 又は 5 記載の FET の直列抵抗演算方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、FET (電界効果型トランジスタ) のゲート電極直下の半導体領域から当該 FET のドレイン電極又はソース電極とされるオーミックコンタクト部までの FET の直列抵抗を演算する技術に関した、例えばショットキーゲート FET 若しくは MES (メタル・セミコンダクタ) FET の直列抵抗を取得する技術に適用して有効なものに関する。

【0002】

【従来の技術】 MESFET は高抵抗基板結晶上にチャネルを構成する半導体結晶が形成された構造であり、半導体として Si, GaAs, InP などが用いられる。このようなトランジスタは構造及び製造工程が簡単な

めゲート長の微細化に適し、特に電子移動度の大きなGaAsを用いて高周波特性に優れた素子や高速動作の半導体集積回路が得られている。例えば半導体としてGaAsを用いたnチャンネル型のMESFETは、ソース電極に0V、ドレイン電極に1~2V程度の電圧が与えられるとき、ゲート電極には0~0.6Vが与えられて動作される。

【0003】ウェーハ検査やデバイス開発などにおいてはFETの特性を評価するためのパラメータの一つである直列抵抗を把握しなければならないことがある。この直列抵抗は、FETのゲート電極直下の半導体領域から当該FETのドレイン電極又はソース電極とされるオーミックコンタクト部までの抵抗成分であり、便宜上一方をソース直列抵抗 R_s 、他方をドレイン直列 R_d と記す。尚、ソース、ドレインはそれに供給される電圧条件によって決まる相対的なものであるから、特別な事情がない限り R_s 、 R_d の両者を区別する実質的な意義はない。

【0004】例えばMESFETの直列抵抗を求める従来の方法として例えばアイ・イー・イー・イー トランザクション オン レクトロン デバイシズ イーディエー32巻(IEEE TRANSACTION ELECTRON DEVICES ED32), 987~992頁, 1985年に記載されているものがある。また、第二の方法として例えばアイ・イー・イー・イー トランザクション オン エレクトロン デバイシズ イーディエー35巻(IEEE TRANSACTION ELECTRON DEVICES ED35) 1241~1245頁, 1988年に記載されているものがある。

【0005】

【発明が解決しようとする課題】しかしながら、上記第1の方法ではMESFETのゲートからソースにドレイン電流 I_{ds} よりも大きなゲート電流 I_g を流し、直列抵抗 R_s 、 R_d で発生する電圧をソース・ドレイン間電圧 V_{ds} の変化としてとらえ、ゲート電流 I_g とソース・ドレイン間電圧 V_{ds} の関係から $R_s + R_{ch}/2$ 、 $R_s + R_d + R_{ch}$ を求める。ここに R_{ch} はFETのチャネル抵抗であり、 R_s 、 R_d を求めるためには別の測定を行って R_{ch} を知る必要がある。そのため測定が煩雑になるという欠点があった。また、この方法では大きなゲート電流 I_g を流すという通常のMESFETの使用条件とは異なる条件すなわちFETよりはダイオードの使用条件に近い条件で測定するため、直列抵抗 R_s 、 R_d にゲート・ソース間電圧 V_{gs} 依存性がある場合には実際の使用電圧条件の R_s 、 R_d が測定できないことになる。その上、大きなゲート電流を流すとゲート長方向だけでなくゲート幅方向にもその電流密度に分布ができるため、ゲート幅が大きい場合にはそのことを考慮しなければ正しい R_s 、 R_d が求まらないという問題

点があった。何れにしても実使用状態とかけ離れた条件で計測を行うと、空乏層の広がり方が実使用状態とは相違され、これが直列抵抗 R_s 、 R_d の誤差原因ともなる。上記のものに類似の簡便な方法としてゲート・ソース間でゲート・ソース間電圧 V_{gs} とゲート電流 I_g の関係すなわちダイオード特性を測定して直列抵抗 R_s を求めることもできるが、その場合も上記と同様の問題がある。

【0006】また、上記第2の方法では、ゲート長 L_g の異なるMESFETのオン抵抗 R_{on} を測定して、ゲート長 L_g に対してオン抵抗 R_{on} をプロットしてその切片から $R_s + R_d$ を求める。直列 R_s と R_d が等しいMESFETならばその1/2として R_s 、 R_d が求まる。しかし、この方法も測定が煩雑であるのとソース・ドレイン間電圧 V_{ds} が20mV程度で、ドレイン電流 I_{ds} がほとんど流れない条件で測定するので、多くの場合のMESFETの使用条件と異なるという問題がある。

【0007】本発明の目的は、測定を簡便にし、FETのゲート・ソース間電圧 V_{gs} とドレイン電流 I_{ds} の関係を測定すればそのFETの直列抵抗 R_s を求めることができる技術を提供することにある。本発明の別の目的は、通常のMESFETの使用条件すなわち $V_{gs} < 0.7[V]$ 、 $V_{ds} > V_{gs} - V_{th}$ という飽和領域での直列抵抗 R_s を求めることができる技術を提供することにある。本発明の更に別の目的は、ゲート幅(W_g)が大きい場合にも特別な解析を必要とせず、同じ方法で直列 R_s を求めることができる技術を提供することにある。

【0008】本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】先ず直列抵抗を得る演算するために着目する原理的な数式を導く。FETの V_{gs} と I_{ds} の関係はアイ・イー・イー・イー トランザクション オン マイクロウェーブ セオリ アンド テクニクス28巻(IEEE TRANSACTION ON MICROWAVE THEORY AND TECHNIQUES MTT28) 448~456頁, 1988年に記載されているように

$$I_{ds} = \beta (1 + \lambda \cdot V_{ds}) \times (V_{gs} - V_{th})^2 \times \tanh(\alpha \cdot V_{ds}) \cdots (1),$$

$$V_{gs} = V_{gs}' - R_s \cdot I_{ds} \cdots (2),$$

$$V_{ds} = V_{ds}' - (R_s + R_d) \times I_{ds} \cdots$$

(3)、

と表される。ここに V_{gs}' 、 V_{ds}' は測定時の印加

5

ゲート・ソース間電圧、ソース・ドレイン間電圧であり、 V_{gs} 、 V_{ds} は真性のFET（直列抵抗 R_s 、 R_d を除いた部分）にかかるゲート・ソース間電圧、ソース・ドレイン間電圧である。上記式（1）の両辺を V_{gs}' で微分すると、

$$1/gm' = dV_{gs}' / dI_{ds} = R_s + 1 / \{ 2\sqrt{(K \cdot I_{ds})} \} + \alpha' + \lambda' \dots\dots (4)、$$

とされる。上記式（4）において、

$$\alpha' = \alpha (R_s + R_d) / \sqrt{K \cdot \sinh(\alpha \cdot V_{ds} / 2)}、$$

$$\lambda' = \lambda (R_s + R_d) / 2\sqrt{K(1 + \lambda \cdot V_{ds})}$$

とされる。通常 α' 、 λ' は飽和領域で R_s の5%以下と小さく無視できるので式（4）は、

$$1/gm' = R_s + 1 / \{ 2\sqrt{(K \cdot I_{ds})} \} \dots\dots$$

（5）、

のように簡単にできる。上記式（5）において

$K = \beta (1 + \lambda \cdot V_{ds}) \tanh(\alpha \cdot V_{ds})$ である。

また、上記式（5）は、

$$\sqrt{I_{ds}} / gm' = R_s \sqrt{I_{ds}} + 1 / 2\sqrt{K} \dots\dots$$

（6）、

と変形できる。

【0011】上記式（5）に着目すれば、 $1/\sqrt{I_{ds}}$ に対して $1/gm'$ をプロットして得られる高次関数を1次関数に近似し、その傾きに基づいてコンダクタンス定数 K 、切片からソース直列抵抗 R_s を得られる。

【0012】上記式（6）に着目すれば、 $\sqrt{I_{ds}}$ に対して $\sqrt{I_{ds}}/gm'$ をプロットして得られる高次関数を1次関数に近似し、その傾きからソース直列抵抗 R_s 、切片からコンダクタンス定数 K 値を求めることができる。

【0013】上述の式（5）で示される原理を利用してFETの直列抵抗を演算する方法を図1に基づいて説明すれば、本発明では従来のようにゲートから大きな電流を流すことなくFETの実使用状態例えばMESFETの場合にはその使用条件すなわち V_{gs} （ゲート・ソース間電圧） < 0.7 [V]、 V_{ds} （ソース・ドレイン間電圧） $> V_{gs} - V_{th}$ （MESFETのしきい値電圧）のような飽和領域で測定したFETのゲート・ソース間電圧 V_{gs}' に対するドレイン電流 I_{ds} のデータ（1）を用いて相互コンダクタンス gm' （2）を取得し、上記計測データに基づいて上記ドレイン電流 I_{ds} の平方根の逆数 $1/\sqrt{I_{ds}}$ と、それに対する上記相互コンダクタンス gm' の逆数 $1/gm'$ とを取得する。そして、上記 $1/\sqrt{I_{ds}}$ と上記 $1/gm'$ とを変数とする $1/gm' = R_s + 1 / \{ 2\sqrt{(K \cdot I_{ds})} \}$ という関係を満足する1次関数を、所要のゲート・ソース間電圧の範囲で取得する。すなわち、上記 $1/\sqrt{I_{ds}}$ と上記 $1/gm'$ とによって把握可能な高次関数（3）を、上記相互コンダクタンス gm' （2）が最大とされ

6

るゲート・ソース間電圧（4）に対応して得られるドレイン電流以下の所定のドレイン電流の範囲（5）で1次関数（6）に近似する。当該1次関数（6）の切片を直列抵抗 R_s とする。また、上記1次関数の傾き n/m からコンダクタンス定数 K を得る。1次関数への近似は最小2乗法を利用することができる。上記1次関数への近似の処理は、上記 $1/\sqrt{I_{ds}}$ と上記 $1/gm'$ とによって把握可能な高次関数を、上記ゲート・ソース間電圧（ V_{gs}' ）とドレイン電流（ I_{ds} ）の平方根とが線形関係にある領域の最大のゲート・ソース間電圧に対応して得られるドレイン電流以下の所定のドレイン電流の範囲で1次関数に近似する処理と等価である。すなわち、所要のゲート・ソース間電圧の範囲とは、上記 $\sqrt{I_{ds}}$ とゲート・ソース間電圧 V_{gs}' との間に線形関係がある範囲の上限寄りの電圧範囲であると定義できる。

【0014】上記式（6）で示される原理を利用する方法は、上記 $\sqrt{I_{ds}}$ と $\sqrt{I_{ds}}/gm'$ とを変数とする $\sqrt{I_{ds}}/gm' = R_s \sqrt{I_{ds}} + 1 / 2\sqrt{K}$ という関係を満足する1次関数を、所要のゲート・ソース間電圧の範囲で取得し、その1次関数の傾きから直列抵抗 R_s を取得し、切片からコンダクタンス定数 K を取得する。

【0015】

【作用】上記した手段によれば、FETのゲート・ソース間電圧 V_{gs}' とドレイン電流 I_{ds} との関係を測定すれば良く、従来のようにチャネル抵抗 R_{ch} を知るためにゲート長の異なるFETのオン抵抗を測定するような必要がない。そのため測定が簡便になる。通常のMESFETの使用条件で測定した V_{gs}' と I_{ds} のデータをもとに R_s を算出するのでその実使用条件に対応した R_s の値が得られる。ゲート幅方向に分布を持たないドレイン電流 I_{ds} を用いて R_s を算出するのでゲート幅によらず正しい R_s の値が得られる。

【0016】

【実施例】図2には本発明の一実施例に係るFETの直列抵抗演算方法が適用されるシステムのブロック図が示される。このシステムは、特に制限されないが、データプロセッサ10、データプロセッサ10のオペレーティングシステムのような基本プログラム及びデータが格納されたROM11、データプロセッサ10のワーク領域若しくはデータの一時記憶領域とされるRAM12、磁気記憶装置などの補助記憶装置13、表示装置14に対する描画及び表示駆動制御を行う表示制御装置15、及びプリンタなどの出力装置16とキーボードなどの入力装置17とインタフェースされる入出力インタフェース回路18などがシステムバス19に結合されて構成される。同図に示されるシステムは、FETのゲート電極直下の半導体領域から当該FETのドレイン電極又はソース電極とされるオーミックコンタクト部までのFETの直列抵抗 R_s を演算するシステムである。上記RAM12又は補助記憶装置13は計測対象FETのゲート・ソ

ース間電圧に対するドレイン電流の複数の計測結果を格納する記憶手段として利用される。データプロセッサ10はその様にして格納された計測データを読み込んで直列抵抗 R_s を算出するための演算を行うことができるデータ処理手段である。

【0017】図3にはデータプロセッサ10にてソース直列抵抗を求めるときの演算処理手順が示される。この処理手順は上記式(5)で示される原理を利用するものである。この処理は上記データプロセッサ10及びその動作プログラムによって実現されるデータ処理手段を紹介して行われる。

【0018】以下直列抵抗 R_s を求めるための処理を詳細に説明する。本実施例では直列抵抗を求める対象FETは、特に制限されないが、化合物半導体からなるゲート長 $0.3\mu\text{m}$ のDC (Doped Channel) -HIG (Hetero-Structure Insulated Gate) FETとされる。このFETは、特に制限されないが、半導体としてGaAsを用いたnチャンネル型であり図1に示されるようなMESFETの構造に対し、基板上の半導体領域は高濃度のn型GaAs領域の上にノンドープのAlGaAs領域が形成され、その上にゲート電極が形成されて成る。ソース電極及びドレイン電極直下の半導体領域は高濃度n型領域とされる。

【0019】上記ステップS1ではHIGFETのゲート・ソース間電圧 $V_{gs'}$ に対するドレイン電流 I_{ds} の複数の計測データが読み込まれる。そのようなデータの計測は、図2には示されていないが、同種のHIGFETが形成された半導体集積回路と同一ウェーハ上に形成されたTEG (Test Element Group) と称するテスト用トランジスタ領域に含まれるHIGFETを対象に行われる。このTEGには、計測対象とすべきHIGFETのソース電極、ドレイン電極、及びゲート電極が露出され、プローブなどを介して各種測定を行うことができるようになっている。計測に際しては、HIGFETの実使用状態例えば V_{gs} (ゲート・ソース間電圧) $< 0.7\text{V}$, V_{ds} (ソース・ドレイン間電圧) $> V_{gs} - V_{th}$ (HIGFETのしきい値電圧) のような飽和領域で測定したHIGFETのゲート・ソース間電圧 $V_{gs'}$ に対するドレイン電流 I_{ds} のデータが得られる。

【0020】図4にはそのHIGFETのゲート・ソース間電圧 $V_{gs'}$ に対して測定したドレイン電流 I_{ds} と、それから計算した相互コンダクタンス g_m' の一例が示される。曲線20は計測データによって得られる $V_{gs'}$ と $\sqrt{I_{ds}}$ との関係を示す。21は相互コンダクタンス g_m' を示す。相互コンダクタンス g_m' は数値微分あるいは測定時のゲート・ソース間電圧 $V_{gs'}$ の間隔が十分小さければ差分によって $g_m' = \Delta I_{ds} / \Delta V_{gs'}$ として求められる。本実施例ではゲート・ソ

ース間電圧 $V_{gs'}$ の間隔は 10mV であり、例えばステップS2においては、差分によって相互コンダクタンス g_m' が演算される。図中の直線22は $V_{gs'}$ と I_{ds} の平方根が線形関係にある領域に対して最小二乗法でフィッティングされた直線であり、 $V_{gs'}$ 軸との切片がそのHIGFETのしきい値電圧 V_{th} とされる。

【0021】ステップS3においては、上記計測データに基づいて上記ドレイン電流 I_{ds} の平方根の逆数 $1/\sqrt{I_{ds}}$ と、それに対する上記相互コンダクタンス g_m' の逆数 $1/g_m'$ が取得される。図5における曲線23は $1/\sqrt{I_{ds}}$ に対して $1/g_m'$ をプロットして得られる曲線である。この曲線23は上記式(5)に対応され、上記 $1/\sqrt{I_{ds}}$ と上記 $1/g_m'$ とを変数として把握可能な高次関数によって与えられる。これが高次関数とされるのは、 $1/g_m'$ がその基礎とされる $V_{gs'}$ とドレイン電流 I_{ds} に依存するからである。換言すれば、直列抵抗は $V_{gs'}$ に依存するからである。

【0022】ステップS4では、上記曲線23で示されるような高次関数を、上記相互コンダクタンス g_m' が最大とされるゲート・ソース間電圧(図4の V_1)に対応して得られるドレイン電流以下の所定の範囲で1次関数に近似する。すなわち、先ず図4で直線22をフィッティングした領域の最大のゲートソース電圧 $V_{gs'} = V_1$ (0.38V)に着目する。これは、上記相互コンダクタンス g_m' が最大とされるゲート・ソース間電圧 V_1 に着目するのと等価である。次に、図4において電圧 V_1 から 200mV の範囲内に対応されるのドレイン電流の範囲に着目すると、その範囲は大凡 $\sqrt{(25)} \sim \sqrt{(40)}$ [mA]とされる。図5において、大凡 $1/\sqrt{(25)} \sim 1/\sqrt{(40)}$ [mA]とされる曲線23の範囲に対して最小二乗法で直線をフィッティングする。フィッティングされた直線は24によって示される。この直線24は曲線23に対する1次関数として一付けられる。

【0023】ステップS5においては、上記直線24で示されるような1次関数の傾きからコンダクタンス定数 K が演算され、切片からソース直列抵抗 R_s が演算される。 R_d についてもソースとドレインを入れ替えて $V_{gs'}$ に対して I_{ds} を測定し、同様にしてもとめる事ができる。

【0024】図5に示されるように $1/\sqrt{I_{ds}}$ に対する $1/g_m'$ のプロットが曲線になった事は直列抵抗 R_s にはゲート・ソース間電圧 $V_{gs'}$ に対する依存性のある事を示している。上記ステップS5において既にコンダクタンス定数 K が求められているので、上記式

(5)にこれを代入した式から、 $R_s(V_{gs'})$ を求めることができる。図6にその計算を行った結果の R_s の $V_{gs'}$ 依存性を従来のオン抵抗測定で得られた結果と共に示す。従来のオン抵抗測定法はソース・ドレイン

10

20

30

40

50

間電圧を実使用状態よりも小さくして行われる結果、本実施例手法による特性曲線31に対して従来法の特性30はオン抵抗が相違していることが明らかである。

【0025】図7には測定した g_m' と従来法で求めた R_s との関係が示され、図8には測定した g_m と本実施例手法で求めた R_s との関係が示される。本来、測定した g_m と R_s は、真性FETの g_m を g_{mo} とすると、 $g_m = g_{mo} / (1 + g_{mo} \cdot R_s)$ で関係づけられる。図7に示される従来法で求めた R_s は正しくないために上記式の関係が見られない。一方、図8に示される本実施例手法で求めた R_s と測定した g_m の間には上記式の関係がほぼ得られており、 R_s が正しく求められていることが理解されよう。

【0026】図9には R_s と $1/W_g$ （ゲート幅）の関係が示される。 R_s は本実施例方式で得られた値である。傾向線33と34はゲート幅以外の特性の異なるFETについての夫々の結果を示す。この図からも明らかに、 R_s と $1/W_g$ は比例関係にあり、 W_g によらず R_s が正しく求められることが理解されよう。

【0027】上記実施例は式(5)に着目してステップS3～S5を実現しているが、式(6)に示される、 $\sqrt{I_{ds}}/g_m' = R_s \sqrt{I_{ds}} + 1/2\sqrt{K}$ に着目する場合には、ステップS3では、 $\sqrt{I_{ds}}$ に対して $\sqrt{I_{ds}}/g_m'$ をプロットして得られるような高次関数に着目し、ステップS4では、当該高次関数を、上記ゲート・ソース間電圧(V_{gs}')とドレイン電流(I_{ds})の平方根とが線形関係にある領域の最大のゲート・ソース間電圧に対応して得られるドレイン電流以下の所定のドレイン電流の範囲で1次関数に近似する処理を行う。そしてステップS5ではその1次関数の傾きからソース直列抵抗 R_s 、切片からコンダクタンス定数 K 値を求める。

【0028】また m 、上記式(1)、(2)、(3)から、 $R_s = \{V_{gs}' - V_{th} - \sqrt{(I_{ds}/K)}\} / I_{ds}$ が得られるので、 K 値を上記方法で求めた後に、上記式から R_s を求めることもできる。

【0029】通常、化合物半導体FETのしきい電圧 V_{th} には V_{ds} 依存性があり、 $V_{th} = V_{th0} - \gamma V_{ds}$ と表すことができる。この場合上記式(5)は $1/g_m' = R_s + \gamma(R_s + R_d) + 1/2\sqrt{(K \cdot I_{ds})}$ となる。 γ はHIGFETのゲート長や基板電圧、 V_{ds} の領域によって変わるので、これらを変えて $R_s' = R_s + \gamma(R_s + R_d)$ を測定し、 γ に対する依存性から R_s 、 R_d を求めることができる。しかし、特にゲート長の短い化合物半導体FETの場合、ドレイン付近にドメイン（電気二重層）が形成されることが知られてお

り、 $\gamma(R_s + R_d)$ の項はドメインでの電圧降下である $\gamma(R_s + R_d)I_{ds}$ の結果として観測されたと考えられるので、 R_s' を g_m' と対応づけられる実効的なソース直列抵抗として本発明の上記方法によって求めるのが妥当と考えられる。

【0030】以上本発明者によってなされた発明を実施例に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0031】例えば、実施例として化合物半導体HIGFETに適用した例を示したが、これに限定されるものではなく通常のMESFETやSi MOSFETなどにも適用できる事は言うまでもない。上記実施例は飽和領域で動作するFETに適用した例であるが、原理的には非飽和領域にも適用可能であり、 I_{ds} の平方根に対して $\sqrt{I_{ds}}/g_m'$ をプロットしたものに2次以上の高次曲線をフィティングし、その1次の項の係数としてソース直列抵抗 R_s を求める事ができる。

【0032】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0033】すなわち、FETのゲート・ソース間電圧とドレイン電流との関係を測定すれば良く、従来のようにチャネル抵抗を知るためにゲート長の異なるFETのオン抵抗を測定するような必要がない。そのため演算のための測定データの取得が容易になる。通常のMESFETの使用条件で測定したゲート・ソース間電圧とドレイン電流のデータをもとに直列抵抗を算出するのでその実使用条件に対応した直列抵抗の値を得ることができる。ゲート幅方向に分布を持たないドレイン電流を用いて直列抵抗を算出するのでゲート幅によらず正しい直列抵抗の値を得ることができる。

【図面の簡単な説明】

【図1】FETの直列抵抗 R_s を求める原理的な手法の説明図である。

【図2】本発明の一実施例に係る演算方法が適用されるシステムブロック図である。

【図3】直列抵抗を求める演算手法の一例を示すフローチャートである。

【図4】ゲートソース電圧 V_{gs}' に対するドレイン電流 I_{ds} の測定結果とそれに基づいて演算された相互コンダクタンス g_m の一例を示す説明図である。

【図5】 $1/\sqrt{I_{ds}}$ に対する $1/g_m'$ の傾向を示す説明図である。

【図6】 $V_{gs} - V_{th}$ に対する直列抵抗 R_s の傾向を示す説明図である。

【図7】測定結果から得られた g_m' と従来法で求めた直列抵抗 R_s との関係を示す説明図である。

【図8】測定結果から得られた g_m' と実施例手法で求

11

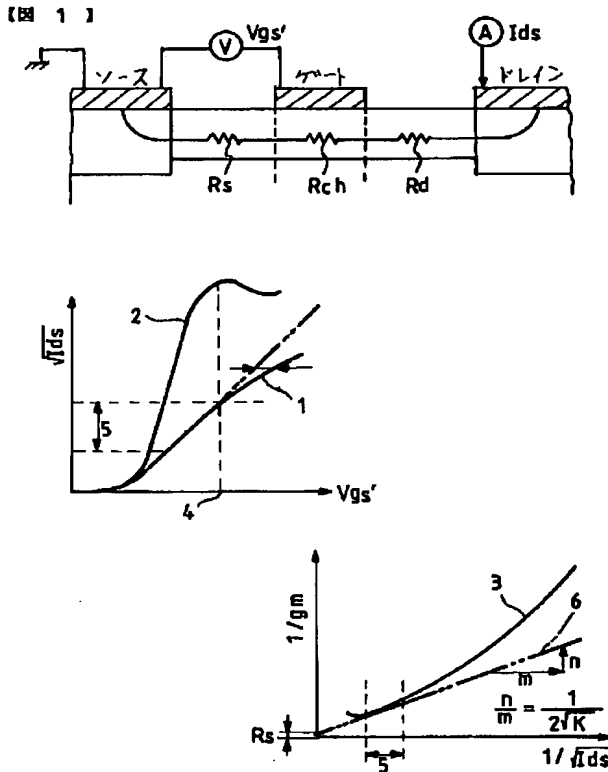
めた直列抵抗 R_s との関係を示す説明図である。

【図9】直列抵抗 R_s と $1/Wg$ の関係を示す説明図である。

【符号の説明】

- 1、20 測定した V_{gs}' に対する I_{ds} のデータ
2、21 演算された g_m'
3、23 高次関数

【図1】



12

4、 V_1 g_m' が最大とされるゲート・ソース間電圧

6、24 1次関数

R_s ソース直列抵抗

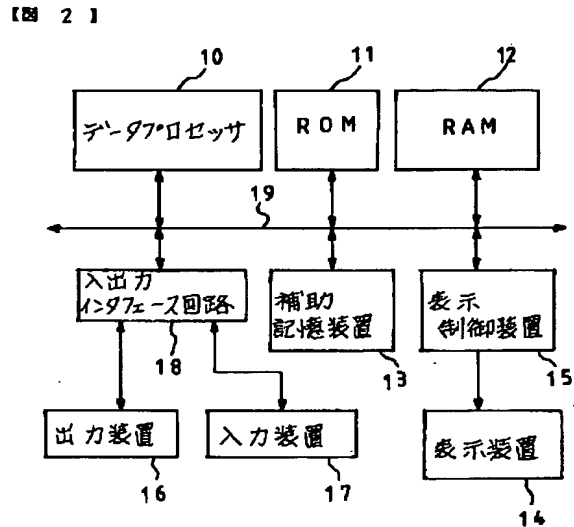
I_{ds} ドレイン電流

10 データプロセッサ

12 RAM

13 補助記憶装置

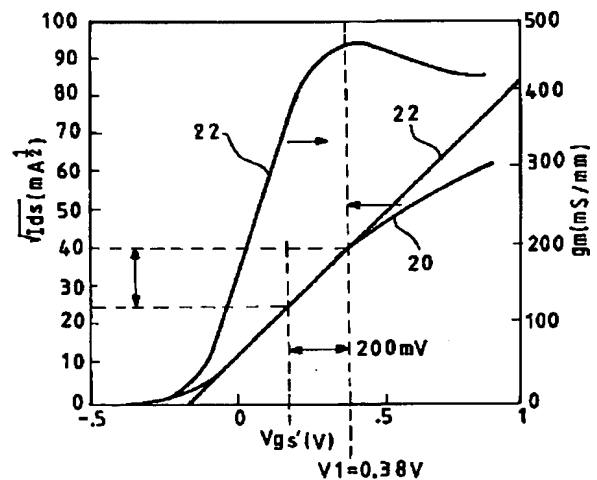
【図2】



【図4】

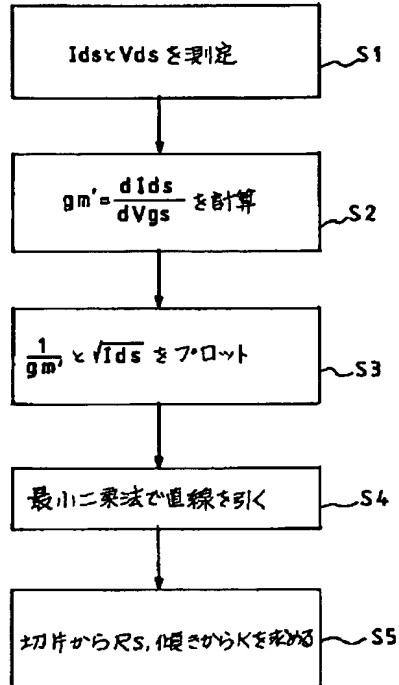
【図4】

$\sqrt{I_{ds}}$ と V_{gs}' の測定結果と g_m の演算結果



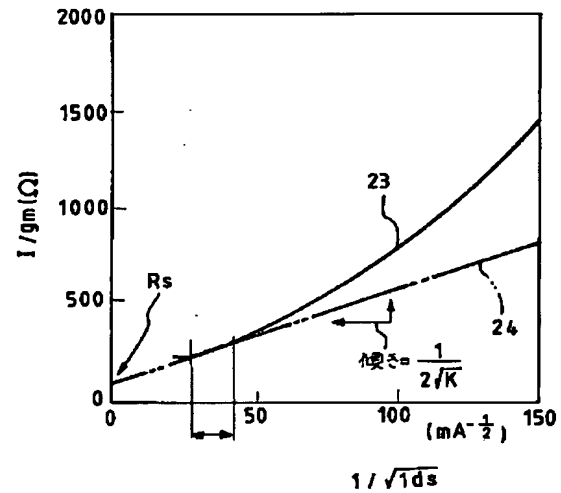
【図 3】

【図 3】

ソース直列 R_s を求める方法を示すフローチャート

【図 5】

【図 5】

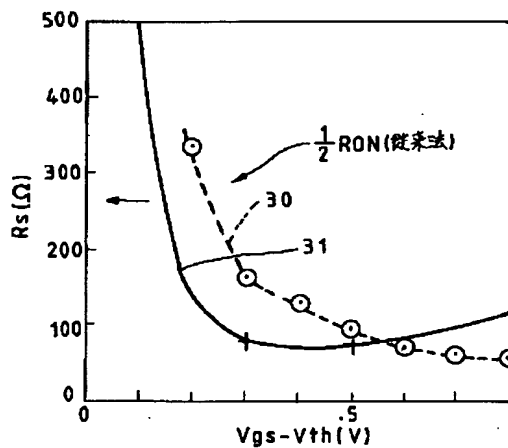
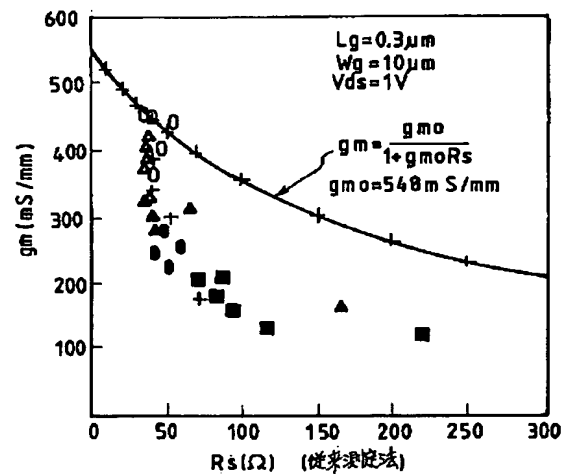
 R_s を求めるための $1/gm'$ と $1/\sqrt{IdS}$ のプロット

【図 7】

【図 7】

【図 6】

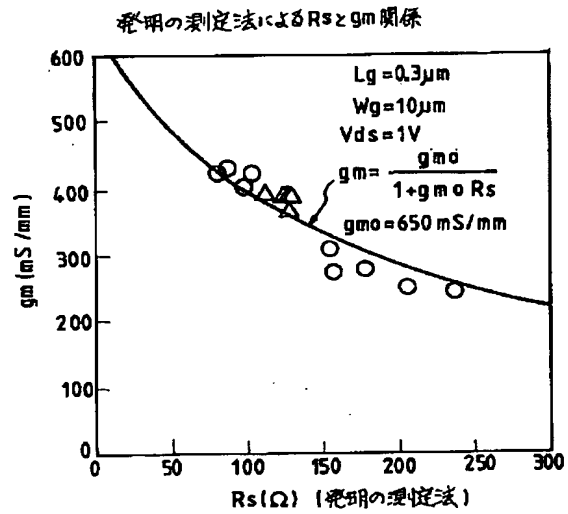
【図 6】

 R_s と V_{gs} の関係従来測定法による R_s と gm の関係

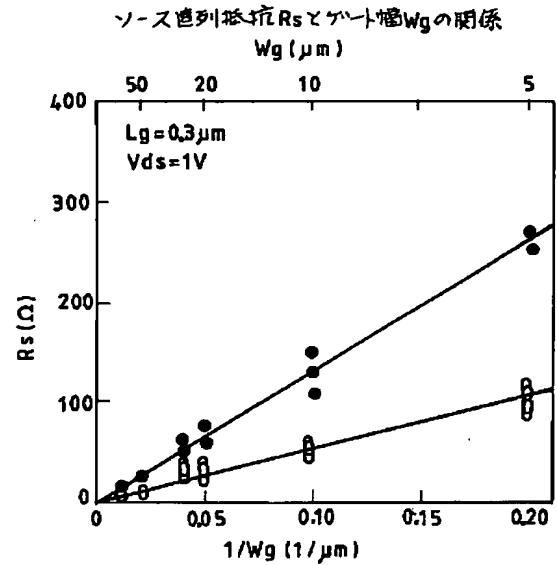
【図 8】

【図 9】

【図 8】



【図 9】



フロントページの続き

(72) 発明者 福井 宗利
 東京都青梅市今井2326番地 株式会社日立
 製作所デバイス開発センタ内

(72) 発明者 松永 信敏
 東京都青梅市今井2326番地 株式会社日立
 製作所デバイス開発センタ内